Logic Design 5/11/21

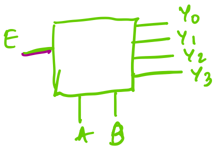
Παρασκευή, 5 Νοεμβρίου 2021 09:46

Καλημέρα.

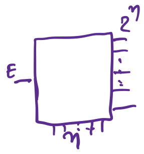
Πρόσθετα κυκλώματα

1. Αποκωδικοποιητής $n \to 2^n$ με επίτρεψη E.
2. Συγκριτής Μεγέθους

ΑΠΟΠΛΕΚΤΗΣ



E
Y_0
Y_1
Y_2
Y_3
A
B



AB 00 $Y_0 = E$ $Y_1 Y_2 Y_3 = 0$

01 $Y_1 = E$ $Y_0 Y_2 Y_3 = 0$

10

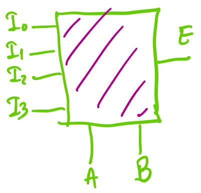
11

A B E	Y_0 Y_1 Y_2 Y_3

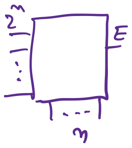
$y_0 = A'B'E$ $y_2 = AB'E$

$y_1 = A'BE$ $y_3 = ABE$

Multiplexer



I_0
I_1
I_2
I_3
E
A
B



AB 00 $E = I_0$

01 $E = I_1$

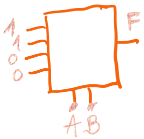
10 $E = I_2$

11 $E = I_3$

Πότε το E = 1 ? ΟΤΑΝ.

- AB 00 $I_0 = 1$
- AB 01 $I_1 = 1$
- AB 10 $I_2 = 1$
- AB 11 $I_3 = 1$

$F(A,B) = m_0 + m_1$



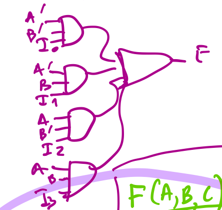
00 → $I_0 = 1$

01 → $I_2 = 1$

10 → $I_3 = 0$

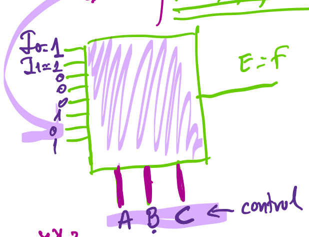
11 → $I_4 = 0$

$E = A'B'I_0 + A'BI_1 + AB'I_2 + ABI_3$



A'
B'
I_0
A'
B
I_1
A
B'
I_2
A
B
I_3
E

$F(A,B,C) = \Sigma(0,1,5,7)$



$I_0 = 1$
$I_1 = 1$
0
0
0
1
0
1
E = F
A B C
control

A B C	F
000	1
001	1
010	0
011	0
100	0
101	1
110	0
111	1

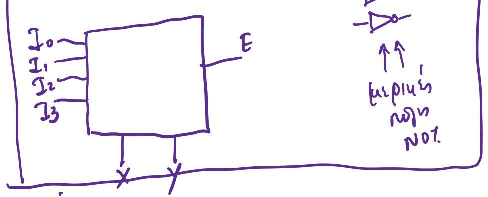
~~X~~Y Z

000 → $I_0 = E$

001 → $I_1 = E$

ΑΣΚΗΣΗ:

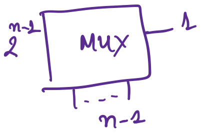
$F(A,B,C) = \Sigma(0,1,5,7)$



I_0
I_1
I_2
I_3
E
X
Y

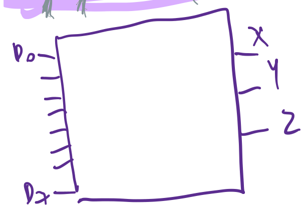
μερικές πύλες NOT.

Γενικά n μεταβλητές



ΚΩΔΙΚΟΠΟΙΗΤΗΣ

D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7	X	Y	Z
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1
1	1	0	1	0	1	1	1	X	X	X



$X = D_4 + D_5 + D_6 + D_7$

$Y = D_2 + D_3 + D_6 + D_7$

$Z = D_1 + D_3 + D_5 + D_7$

2^8 rows πλήρης πίνακας αλήθειας
τα rows που θέλουν είναι συνθήκη αδιαφορίας
Εκτός Μόνο 1 από Di θα είναι = 1

ΚΩΔΙΚΟΠΟΙΗΤΗΣ ΠΡΟΤΕΡΑΙΟΤΗΤΑΣ

ΑΝ ΔΥΟ Η ΠΕΡΙΣΣΟΤΕΡΕΣ ΕΙΣΟΔΟΙ ΕΙΝΑΙ ΙΣΕΣ ΤΟΤΕ Η ΕΙΣΟΔΟΣ ΜΕ ΤΗΝ ΜΕΓΑΛΥΤΕΡΗ ΠΡΟΤΕΡΑΙΟΤΗΤΑ ΚΑΘΟΡΙΖΕΙ ΤΗΝ ΕΞΟΔΟ.

D_0	D_1	D_2	D_3	X	Y	V
0	0	0	0	X	X	0
1	0	0	0	0	0	1
X	1	0	0	0	1	1
X	X	1	0	1	0	1
X	X	X	1	1	1	1

V ← ΔΕΙΚΤΗΣ ΕΓΚΥΡΗΣ ΕΞΟΔΟΥ

συνθήκη αδιαφορίας — ΠΑΡΑΤΗΡΗΣΗ

X: 0, 1 — συντομογραφία

0 1 0 0	0 1 1
1 1 0 0	0 1 1

00 10	1 0 1
01 10	1 0 1
10 10	1 0 1
11 10	1 0 1

0 0 0 1		1 1 1
0 0 1 1		1 1 1
0 1 0 1		1 1 1
0 1 1 1		1 .
1 0 0 1		
1 0 1 1		
1 1 0 1		.
1 1 1 1		1 1 1

D_0D_1 \ D_2D_3	00	01	11	10
00	X	1	1	0
01	1	1	1	0
11	1	1	1	0
10	0	1	1	0

D_3

$D_1 D_2'$

$Y = D_3 + D_1 D_2'$

X

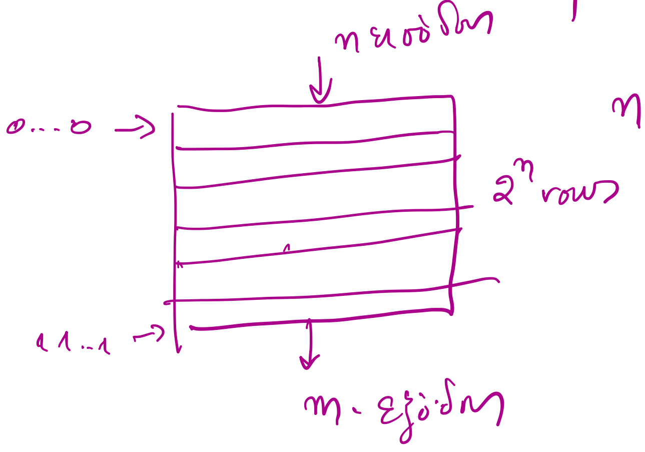
D_0D_1 \ D_2D_3	00	01	11	10
00	X	1	1	1
01	0	1	1	1
11	0	1	1	1
10	0	1	1	1

D_3 D_2

$X = D_3 + D_2$

$V = D_0 + D_1 + D_2 + D_3$

ROM - Read only Memory


n είσοδοι
0...0 →
1 1...1 →
2^n rows
m εξόδοι

n → 2^n διαφορετικές είσοδοι

2^n → n διεύθυνση $n \times 2^n$

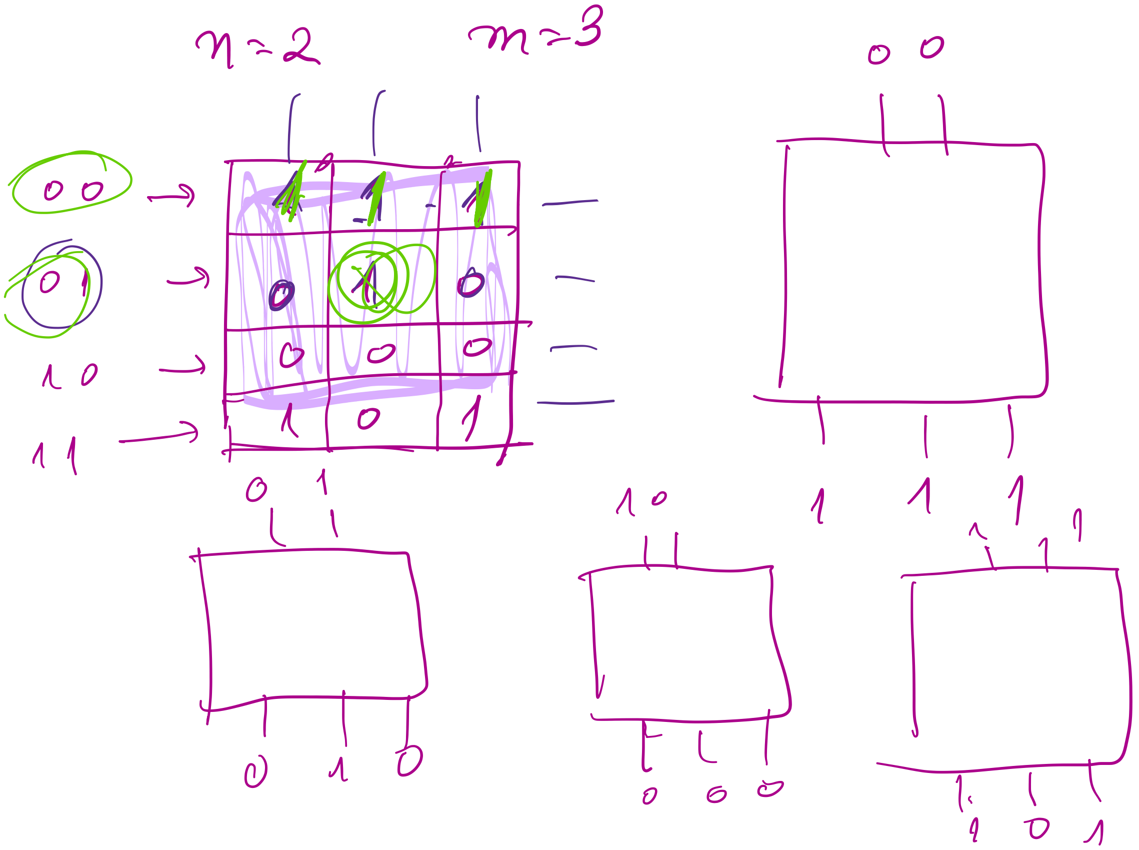
m → m πύλες OR

2^m m-bit αριθμούς

n → διευθύνσεις → 2^n διαφορετικές διευθύνσεις

2^n διαφορετικούς m-bit αριθμούς να επιλέξω

n=2 m=3


0 0
1 1 1
0 1
0 1 0
1 0
0 0 0
1 1 1
1 0 1

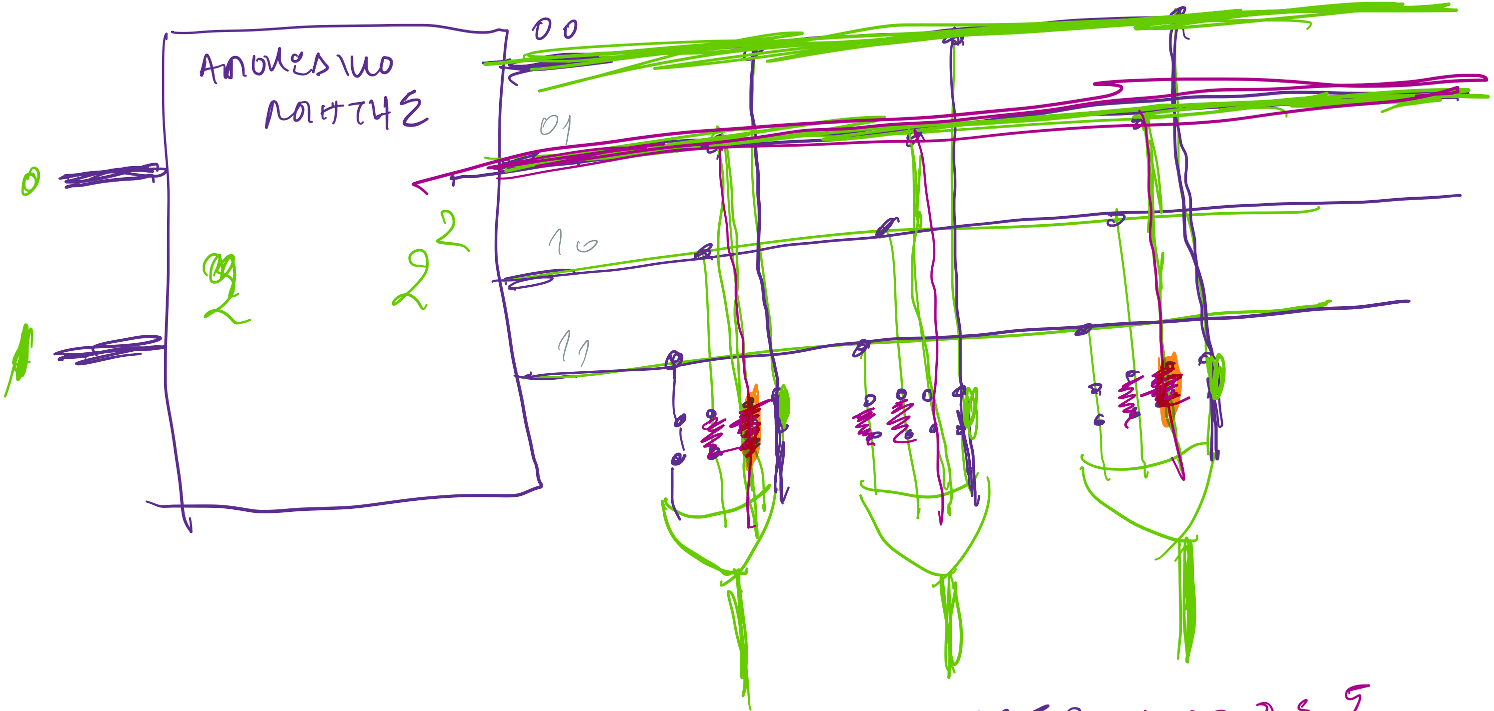
00 →	1	1	1
01 →	0	1	0
10 →	0	0	0
11 →	1	0	1

01

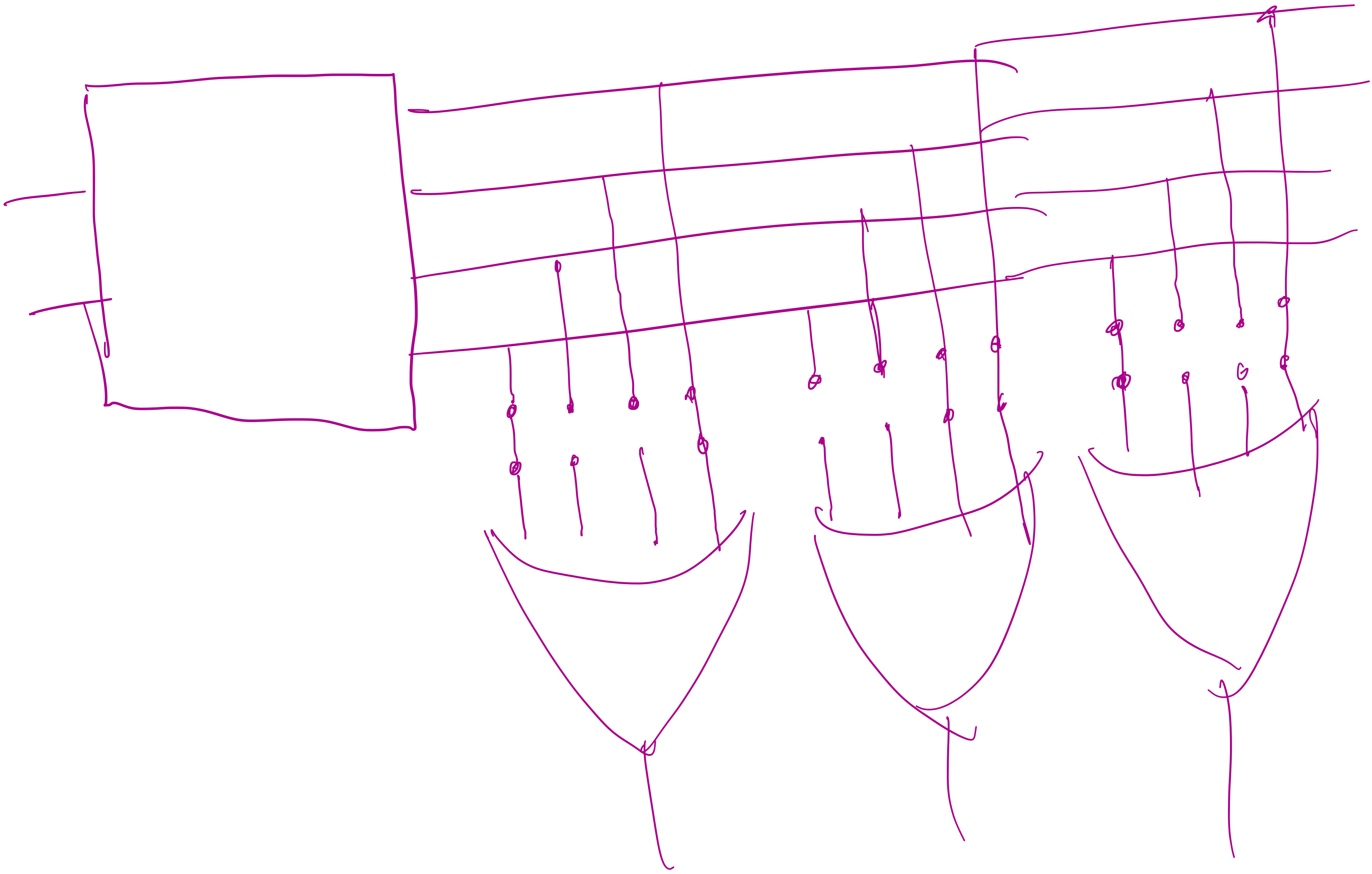
01 010

Μνήμη : $n=2$ $m=3$

1

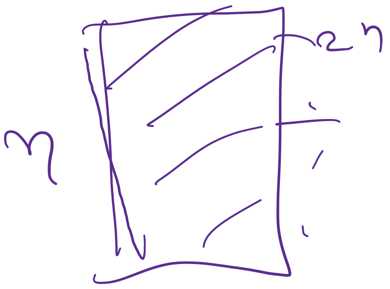

Αποκωδικοποιητής
0
1
2
2^2
00
01
10
11

ΠΡΟΓΡΑΜΑΤΙΖΩ ΤΗΝ ROM: ΑΚΥΡΩΣΕ ΚΑΠΟΙΕΣ ΕΙΣΟΔΟΥΣ



n → διεύθυνση

m – μήκος αποθηκευμένης λέξης



αποκωδικοποιητής

m → πύλες OR

ΑΣΚΗΣΗ

$F_1 \; \Sigma(1,2,3)$ $\qquad F_2 = \Sigma(0,3)$

μπορείτε να τις [illegible]

ROM $\quad n=2$

$m=2$?

?